

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-222169

(43)Date of publication of application : 21.08.1998

(51)Int.Cl.

G10H 7/02

(21)Application number : 09-032908

(71)Applicant : YAMAHA CORP

(22)Date of filing : 31.01.1997

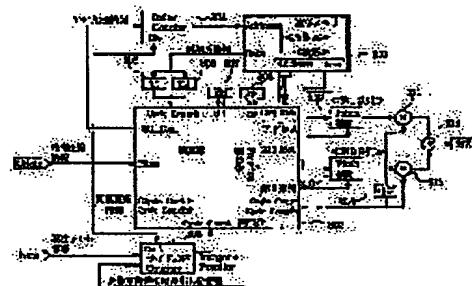
(72)Inventor : SUZUKI HIDEO

(54) WAVEFORM REGENERATING DEVICE AND CROSS-FADE METHOD FOR WAVEFORM DATA

(57)Abstract:

PROBLEM TO BE SOLVED: To enable compression and expansion of a waveform data to be read out on a time base by updating a read address in order to conform a phase of the waveform data to be read out by the read address with a phase of the waveform data in a position to be indicated by the next read address.

SOLUTION: The waveform data in a waveform memory 301 is divided into plural waveform frequencies, and a control data for controlling progress of a reading position of this waveform data is generated, and also a read address progressing at a speed in response to a sound pitch is generated. Then, virtual progress of a read position based on the control data is compared with a position of the read address progressing at the speed corresponding to the sound pitch at prescribed time intervals, and based on a comparison result, the read address is updated in order to conform the phase of the waveform data read out by the read address with the phase of the waveform data in the position indicated by the next read address.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-222169

(43) 公開日 平成10年(1998) 8月21日

(51) Int.Cl.⁶

G 1 0 H 7/02

識別記号

F I

G 1 0 H 7/00

5 2 1 M

審査請求 未請求 請求項の数 4 F D (全 18 頁)

(21) 出願番号 特願平9-32908

(22) 出願日 平成9年(1997) 1月31日

(71) 出願人 000004075

ヤマハ株式会社

静岡県浜松市中沢町10番1号

(72) 発明者 鈴木 秀雄

静岡県浜松市中沢町10番1号 ヤマハ株式

会社内

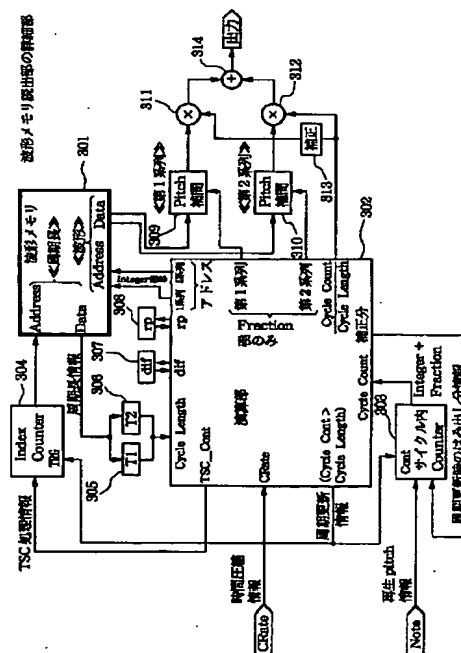
(74) 代理人 弁理士 矢島 保夫

(54) 【発明の名称】 波形再生装置および波形データのクロスフェード方法

(57) 【要約】

【課題】 波形メモリ読み出し方式の音源において、読み出す波形データの時間軸上の圧縮伸張を行なうことができるようにすることを目的とする。特に、1つの楽音波形の再生途中においても、ダイナミックに変化する時間軸上の圧縮率および伸張率にリアルタイムに応答して、波形データの時間軸上の圧縮伸張を行なうことができるようにすることを目的とする。

【解決手段】 波形メモリ音源において、波形メモリの波形のピッチと時間軸と独立に制御する。そのために、あらかじめ波形データを波形周期に分けておき、波形周期の切れ目を示すデータを記憶しておき、波形データの読み出し時には、再生周期の切れ目ごとに、仮想読み出しポイントと実読み出しポイントの差分に基づいて、次にどの波形周期に接続するかを判定して決定する。また、波形をなめらかに接続するため、クロスフェードを行なう。



【特許請求の範囲】

【請求項1】複数波形周期を記憶した波形メモリと、
楽音の発生、および楽音の音高を指定する発音指示手段と、

前記複数波形周期の読み出し位置の進行を制御する制御データを発生する手段と、

指定された音高に応じた速さで進行する読み出しアドレスを発生するアドレス発生手段と、

前記読み出しアドレスに基づいて、前記波形メモリから波形データを読み出す読み出し手段と、

所定期間ごとに、前記制御データに基づく読み出し位置の進行と、前記アドレス発生手段により発生したアドレスの位置を比較し、該比較の結果に基づいて前記複数波形周期の中の次に読み出すべき次アドレスを選択し、読み出しアドレスにより読み出される波形データの位相が次アドレスで示される位置の波形データの位相に一致するポイントで、前記アドレス発生手段が選択された波形周期の読み出しアドレスを発生開始するよう制御する制御手段と、

前記読み出し手段の読み出した波形データに基づいて波形を再生する再生手段とを備えたことを特徴とする波形再生装置。

【請求項2】複数波形周期を記憶した波形メモリと、
楽音の発生、および楽音の音高を指定する発音指示手段と、

前記複数波形周期の読み出し位置の進行を制御し、さらに時間的に変化するデータである制御データを発生する手段と、

指定された音高に応じた速さで進行するアドレスを発生するアドレス発生手段と、

前記アドレスに基づいて前記波形メモリから波形データを読み出す読み出し手段と、

再生周期ごとに、前記制御データに基づく仮想周期位置の進行と、前記アドレス発生手段により発生したアドレスの波形周期位置とを比較し、該比較結果に基づいて前記複数波形周期の中の次に読み出すべき波形周期を選択し、次の再生周期において前記アドレス発生手段が選択された波形周期のアドレスを発生するよう制御する制御手段と、

前記読み出し手段の読み出した波形データに基づいて波形を再生する再生手段とを備えたことを特徴とする波形再生装置。

【請求項3】前に選択された波形周期と、次に選択された波形周期を、クロスフェードで接続する請求項1または2に記載の波形再生装置。

【請求項4】複数周期の第1波形データを発生するステップと、

所定のタイミングで、そのときの第1波形データの位相と同位相を有する第2波形データの発生を開始するステップと、

所定期間に初期値「1」から最終値「0」まで減衰する第1係数と、同期間に初期値「0」で最終値「1」まで増加する第2係数を発生するステップと、

第1波形データに第1係数を乗算するとともに、第2波形データに第2係数を乗算し、2つの積の和を算出し出力するステップと、

前記所定期間の長さが、第2波形データの波形周期の長さになるように制御するステップとを備えたことを特徴とする波形データのクロスフェード方法。

10 【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、波形メモリ音源において、発生する波形データのピッチの制御とは独立に、当該波形データの時間軸上の長さ（再生時間）を圧縮および伸張する技術に関する。

【0002】

【従来の技術】従来より、電子楽器などに用いられている波形メモリ読み出し方式の音源では、波形メモリからの波形データ（波形サンプル）の読み出し速度を調整することにより、発生する楽音波形の音高（ピッチ）を制御していた。具体的には、いわゆるFナンバを累算した読み出しアドレスで波形データを順次読み出していく際、そのFナンバを大きい値にすればピッチは高くなり、Fナンバを小さい値にすればピッチは低くなる。この場合、読み出す波形データの時間長、すなわち再生時間を圧縮したり伸張したりすることはできない。

【0003】一方、音声処理の分野では、話速変換技術としてPICOLA方式が知られている。PICOLA方式は、例えば、5周期分の波形ブロックA、B、C、D、Eをこの順に読み出して音声波形を出力するものにおいて、第1周期目としてブロックAをフェードアウトする波形とブロックBをフェードインする波形を加算した波形を用い、引き続き第2～第4周期目としてC、D、Eを出力するような方式である。これにより、5周期分の時間長さがあった波形を4周期分に圧縮して出力できる。時間的に伸張する場合は、例えば、3周期分の波形ブロックA、B、Cをこの順に読み出して音声波形を出力するものにおいて、第1周期目としてブロックAの波形を用い、第2周期目としてブロックAをフェードアウトする波形とブロックBをフェードインする波形を加算した波形を用い、引き続き第3、4周期目としてC、Dを出力するようにする。これにより3周期分の時間長さの波形を4周期分に伸張して出力できる。

【0004】

【発明が解決しようとする課題】従来の電子楽器の波形メモリ音源では、読み出された波形データの時間長は、読み出し速度に応じて一意的に決定され、自由に伸縮することはできないという不都合があった。また、音声処理技術では、電子楽器のようなセント単位の精密なピッチ制御は考えられていない。したがって、そのまま波形

メモリ音源に適用するのは難しい。

【0005】この発明は、波形メモリ読み出し方式の音源において、読み出す波形データの時間軸上の圧縮伸張を行なうことができるようにすることを目的とする。特に、1つの楽音波形の再生途中においても、ダイナミックに変化する時間軸上の圧縮率および伸張率にリアルタイムに応答して、波形データの時間軸上の圧縮伸張を行なうことができるようにすることを目的とする。

【0006】

【課題を解決するための手段】この目的を達成するため、請求項1に係る波形再生装置は、複数波形周期を記憶した波形メモリと、楽音の発生、および楽音の音高を指定する発音指示手段と、前記複数波形周期の読み出し位置の進行を制御する制御データを発生する手段と、指定された音高に応じた速さで進行する読み出しアドレスを発生するアドレス発生手段と、前記読み出しアドレスに基づいて、前記波形メモリから波形データを読み出す読み出し手段と、所定期間ごとに、前記制御データに基づく読み出し位置の進行と、前記アドレス発生手段により発生したアドレスの位置を比較し、該比較の結果に基づいて前記複数波形周期の中の次に読み出すべき次アドレスを選択し、読み出しアドレスにより読み出される波形データの位相が次アドレスで示される位置の波形データの位相に一致するポイントで、前記アドレス発生手段が選択された波形周期の読み出しアドレスを発生開始するよう制御する制御手段と、前記読み出し手段の読み出した波形データに基づいて波形を再生する再生手段とを備えたことを特徴とする。

【0007】要するに、波形メモリ中の波形データを複数の波形周期に分けておき、その読み出し位置の進行を制御する制御データを発生するとともに、指定された音高に応じた速さで進行する読み出しアドレスを発生するようにする。そして、所定期間ごとに、制御データに基づく読み出し位置の仮想的な進行と、音高に応じた速さで進行する読み出しアドレスの位置を比較し、該比較の結果に基づいて、読み出しアドレスにより読み出される波形データの位相が次の読み出しアドレスで示される位置の波形データの位相に一致するように、読み出しアドレスを更新していくものである。これにより、所定期間ごとに、波形データの位相が一致するという条件を満たした上で、ある読み出しアドレスから別の読み出しアドレスへと読み出しアドレスをつないでいくことができる。

【0008】請求項2に係る波形再生装置は、複数波形周期を記憶した波形メモリと、楽音の発生、および楽音の音高を指定する発音指示手段と、前記複数波形周期の読み出し位置の進行を制御し、さらに時間的に変化するデータである制御データを発生する手段と、指定された音高に応じた速さで進行するアドレスを発生するアドレス発生手段と、前記アドレスに基づいて前記波形メモリ

から波形データを読み出す読み出し手段と、再生周期ごとに、前記制御データに基づく仮想周期位置の進行と、前記アドレス発生手段により発生したアドレスの波形周期位置とを比較し、該比較結果に基づいて前記複数波形周期の中の次に読み出すべき波形周期を選択し、次の再生周期において前記アドレス発生手段が選択された波形周期のアドレスを発生するよう制御する制御手段と、前記読み出し手段の読み出した波形データに基づいて波形を再生する再生手段とを備えたことを特徴とする。

10 【0009】請求項3に係る波形再生装置は、請求項1または2において、前に選択された波形周期と、次に選択された波形周期を、クロスフェードで接続するようにしたことを特徴とする。

【0010】請求項4に係る波形データのクロスフェード方法は、複数周期の第1波形データを発生するステップと、所定のタイミングで、そのときの第1波形データの位相と同位相を有する第2波形データの発生を開始するステップと、所定期間に初期値「1」から最終値「0」まで減衰する第1係数と、同期間に初期値「0」で最終値「1」まで増加する第2係数を発生するステップと、第1波形データに第1係数を乗算するとともに、第2波形データに第2係数を乗算し、2つの積の和を算出し出力するステップと、前記所定期間の長さが、第2波形データの波形周期の長さになるように制御するステップとを備えたことを特徴とする。

【0011】

【発明の実施の形態】以下、図面を用いてこの発明の実施の形態を説明する。

30 【0012】図1は、本発明に係る波形再生装置および波形データのクロスフェード方法を適用した電子楽器の全体構成を示す。この電子楽器は、MIDIインターフェース101、制御部102、音源部103、デジタル・アナログ変換器(DAC)104、およびサウンドシステム105を備えている。音源部103は、波形発生部111、音量制御部112、制御レジスタ113、およびチャンネル累算部114を備えている。音源部103は、所定のサンプリング周期ごとに、時分割動作で複数チャンネル分の楽音波形を生成し、それらを累算した楽音波形データをDAC104に出力する。

40 【0013】MIDIインターフェース101は、各種のMIDI機器を接続するためのインターフェースである。MIDIインターフェース101から入力したMIDIメッセージは、制御部102で解析される。制御部102は、入力したMIDIメッセージにしたがって音源部103に楽音発生の指示を出す。具体的には、入力したMIDIメッセージに応じて、発音割り当てや楽音パラメータの作成を行ない、制御レジスタ113の発音割り当てをされたチャンネルに楽音パラメータを設定して、楽音発生の制御を行なう。音源部103では、制御レジスタ113に設定されたデータに基づいて、波形発

生部111で複数チャンネル分の楽音波形を時分割で発生し、発生した楽音波形に音量制御部112で各チャンネル別に音量制御を施し、チャンネル累算部114で、音量制御された複数チャンネル分の楽音波形を累算して累算結果をDAC104に出力する。DAC104は、チャンネル累算部114から出力されたデジタル楽音波形データをアナログ楽音信号に変換する。該アナログ信号に基づいて、実際の楽音がサウンドシステム105により放音される。

【0014】図2は、図1の波形発生部111の詳細図を示す。波形発生部111は、波形メモリ読み出し部（タイム伸縮機能付き）201、およびCRate発生部202を備えている。波形発生部111は、制御レジスタ113経由で、波形発生指示であるノートオンと発生すべき楽音の音高を示すピッチ情報を入力するとともに、その他データとして音色情報などを入力し、それらの入力した情報に基づいて波形データを発生する。

【0015】特に、この装置の波形発生部111は、標準の再生時間に対する伸縮比を入力して、その伸縮比に応じて波形データの時間軸上の長さを伸縮することが

【0016】図14および図15は、本波形発生部111で実現できる波形の時間軸上での伸縮の様子を示す例である。図14および図15において、黒く塗りつぶした図形1401および1501は、波形メモリに記憶されている元の波形（例えば、所定のサンプリング周期で録音（サンプリング）したもの）を示す。なお、図14および図15の各波形は、横方向が再生時間、縦方向が振幅を表し、波形の包絡線内を黒く塗りつぶして模擬的に図示した。

【0017】1401および1501のように波形メモリに格納されている波形を所定のサンプリング周期で順次累算されていくアドレスによって読み出して出力波形を生成する。アドレスに順次累算していく値であるF

（周波数）ナンバにより出力波形の音高（ピッチ）が定まる。この値を大きくすればピッチアップ（音高が高くなる）し、この値を小さくすればピッチダウン（音高が低くなる）する。1402および1403は、元波形1401をピッチアップおよびピッチダウンした波形を示す。ピッチアップするというのは元波形1401を大きなストライドで読み出しアドレスを速く進めて読むということであるから波形の時間軸上の長さは短くなり、ピッチダウンするというのは元波形1401を小さなストライドで読み出しアドレスを遅く進めて読むということであるから波形の時間軸上の長さは長くなる。図14では、ピッチアップした波形1402の時間長さ（再生時間）は元波形1401の時間長さ（標準の再生時間）より短くなり、ピッチダウンした波形1403の時間長さは元波形1401の時間長さより長くなっている。

【0018】特に、この装置の波形発生部111では、

波形メモリ読み出し方式で波形を発生する際、上述のピッチ制御に加えて、このピッチ制御とは独立に、出力波形の時間軸上の長さを伸縮するタイム伸縮機能を備えている。波形1404は、ピッチアップした波形1402やピッチダウンした波形1403の時間長さを元波形の長さより縮めた例を示す。波形1405は、波形1402や波形1403の時間長さを元波形の長さに戻した例を示す。波形1406は、波形1402や波形1403の時間長さを元波形の長さより伸ばした例を示す。このように再生時間を伸縮するタイム伸縮制御を行なう際の波形発生部111に対する指示は、パラメータとして標準の再生時間に対する伸縮比を与えることにより行なう。「標準の再生時間」とは元波形の時間長さ（すなわち、時間軸伸縮なしで、ピッチアップ、ピッチダウンしないときの再生時間長）である。

【0019】さらに、上記パラメータ「標準の再生時間に対する伸縮比」をリアルタイムに変更制御することにより、局所的あるいは部分的に上述した時間長さの変更制御を行なうことができる。図15の波形1502は元波形1501の立ち上がり部（アタック部）のみの時間長さを縮めた例、波形1503は元波形1501の定常部（ループ部）のみの時間長さを縮めた例、波形1504は元波形1501の立ち下がり部（リリース部）のみの時間長さを縮めた例、波形1505は元波形1501の立ち上がり部のみの時間長さを伸ばした例、波形1506は元波形1501の定常部のみの時間長さを伸ばした例、波形1507は元波形1501の立ち下がり部のみの時間長さを伸ばした例を、それぞれ示す。このような部分的な時間長さの変更制御も、ピッチ制御とは独立に行なうことができる。

【0020】図2に戻って、波形発生部111の説明を続ける。波形発生部111には、上述のパラメータ「標準の再生時間に対する伸縮比」が入力する。このパラメータは「標準の再生時間」に対する伸縮比を指定するが、実際にタイム伸縮機能を実現する波形メモリ読み出し部201は、指定されたピッチで読み出した場合の時間長さ（ピッチに応じて図14の波形1402、1403のように時間長さが変化する）を基準とした伸縮比（時間圧縮比）CRateに基づいてタイム伸縮制御を行なうので、パラメータを変換するためのCRate発生部202が設けられている。すなわち、CRate発生部202は、「ピッチ」および「標準の再生時間に対する伸縮比」を入力し、ピッチに応じて変化した再生時間を基準とした時間圧縮比CRateを算出して波形メモリ読み出し部201に出力する。

【0021】図3は、図2の波形メモリ読み出し部201の詳細を示す。波形メモリ読み出し部201を説明する前に、本実施の形態におけるタイム伸縮機能の基本概念を説明する。

【0022】まず、上述の時間圧縮比CRateについ

10

20

30

40

50

て説明する。時間圧縮比C R a t eは、タイム伸縮機能を実現するために新たに導入したパラメータである。時間圧縮比C R a t eは、「出力波形の再生時間（時間長さ）を、元の波形（ピッチ制御されたもの）の再生時間（時間長さ）の $1/C R a t e$ とすること」を意味するパラメータである。もちろん、C R a t eは一定値とは限らず、波形読み出しの途中（生成する楽音の立ち上がりから立ち下がり途中）でもリアルタイムに変更可能であるので、局所的に見て上記の意味があるということである。出力波形は、C R a t e = 1. 0なら等倍、C R a t e > 1. 0なら圧縮、C R a t e < 1. 0なら伸張されることになる。

【0023】次に、波形メモリ読み出し部201内の波形メモリ（後述する図3の301）に記憶されている波形データについて説明する。波形メモリに記憶された波形データはあらかじめ複数の「波形周期」に分けられている。波形データは複数周期からなるが、この複数周期の波形データはあらかじめ分析され、複数周期のなかで位相が互いに同じになるポイント（同位相ポイント）が各波形周期のスタート位置として決定されている。逆に言えば、そのような同位相ポイントを幾つか見つけ、その位置で区切って複数の「波形周期」を定義する。1つの「波形周期」中に、波形データの複数の周期が含まれていてよい。要するに、「波形周期」の境界位置は上記の同位相ポイントであり、どの「波形周期」も別の「波形周期」に滑らかにつながることができるように「波形周期」を定義すればよい。上記同位相ポイントとは、波形振幅値が一致し、その位置での傾きが一致するポイントである。なお、波形周期は、波形データの基本ピッチに対応したピッチ周期とは必ずしも一致しない。あるいは、一致させなくてよい。

【0024】具体的に説明する。上記同位相ポイントのアドレスを A_i （整数部(Integer)+小数部(Fraction)からなる）とする。 i は波形周期の番号、 A_i は i 番目の波形周期のスタートポイントのアドレスである。後述するインデックスカウンタI Cは、この波形周期の番号 i をカウントしている。各ポイントは互いに位相が同じであるため、1つの波形周期を終わりのポイントまで読み出し、引き続きそれとは別のポイントから始まる任意の波形周期の読み出しを行なったとしても、波形が比較的滑らかにつながる。この発明の実施の形態では、後述するように、2つの波形周期をつなげるのに、さらにクロスフェードを行なうので、波形間の接続が大変スムーズである。

【0025】さらに、波形メモリには、波形周期の周期長データとして、 $T_i = A_{i+1} - A_i$ を記憶する。すなわち、 $i+1$ 番目の波形周期のスタートポイントから、 i 番目の波形周期のスタートポイントを減算した値が T_i である。このようにして周期長を記憶すれば、 A_i をそのまま記憶するのに比べ、記憶容量を削減することがで

きる。波形周期の周期長は、上述の T_i で表されるから、当然にサンプル数単位（ただし、整数部+小数部で表される）で示されることになる。

【0026】各波形周期のスタート位置のアドレス A_i は、以下の式で算出される。

$$A_i = A_0 + \sum T_j$$

ここで、 A_0 は波形データのスタートアドレス（0番目の波形周期のスタートポイントのアドレス）、 $\sum T_j$ は T_j を $j=0, 1, 2, \dots, i-1$ について累算したものである。

【0027】タイム伸縮制御の基本を簡単に説明する。タイム伸縮の処理の時間的な単位となるのは「再生周期」である。「再生周期」は、波形メモリ上の波形データのタイム伸縮処理の時間単位長であり、サンプル数では表されない。「再生周期」は「波形周期」とは異なる概念である。タイム伸縮制御の基本は、時間圧縮比C R a t eの値による理想的な読み出しポイントと実際の読み出しポイントの差分を演算し、その差分量にしたがい、再生周期ごとに所定の処理を実行し、逐次追従させるということである。所定の処理とは、集約すると、再生時間を伸ばすためのストレッチ処理（以下、S処理と呼ぶ）、再生時間をそのままとするノーマル処理（以下、N処理と呼ぶ）、再生時間を圧縮するコンプレス処理（以下、C処理と呼ぶ）のうちのどれかを行なうかを決定し、各再生周期でその決定した処理を行なっていくものである。このようなタイム伸縮制御（以下、T S C制御と呼ぶ）の詳細は後述する。なお、周期性の無い部分のデータについてはT S C制御を無効化するのが有効であるので、T S C制御のイネーブル（E n a b l e）／ディスエーブル（D i s a b l e）をコントロールできるようにするとよい。

【0028】図4は、T S C制御の基本概念を説明するための図である。411は波形メモリに記憶されている波形データ、412～416はその読み出し例を示す。波形データ411は、A～Fの6つの波形周期からなる。縦に何本か引かれた点線401は、所定のピッチで再生したとした場合の各再生周期の区切れ目を示す。したがって、横軸は、サンプル長ではなく、伸縮処理の時間経過を示す。波形データ411の各波形周期A～Fの下に付された数字は、立ち上りより順に各再生周期にふった順序を示す番号である。なお図4では、各再生周期の区切れ目を示す点線401が等間隔に並べてあるが、これは説明の便宜のためであり、各周期の時間長さは区々である。さらに、411～416の縦の比較でも一般的には長さが互いに異なっている。

【0029】412～416の各ブロックは、時間軸伸縮の処理の単位であり、各ブロック（再生周期）ごとにS処理、N処理、C処理の何れかを実行する。412～416は、6周期の波形データ411を時間圧縮比C R a t eに応じて圧縮伸張した例である。図4の各再生周

10

20

30

40

50

期では、波形メモリに記憶されている波形データ（例えば、6周期の波形411）から、2系列でそれぞれ所定の波形周期の波形を読み出すことができる。2系列でそれぞれ読み出す波形周期は、同じであってもよいし、異なってもよい。このように、本例では、各再生周期において、S処理、N処理、C処理の何れが実行されるかにかかわらず絶えず2系列（以下、第1系列および第2系列と呼ぶ）のクロスフェードにより出力波形を生成する。圧縮伸張した各波形412～416の各再生周期を示す矩形中に右上がりの対角線を記載し、その対角線で分けられた3角形の領域に波形周期を示すA～Fの記号を記載したが、これはその2つの波形周期を用いて2系列のクロスフェードを行なうことを示している。特に、対角線の上側3角形内に記載した波形周期（第1系列）はフェードアウトし、対角線の下側3角形内に記載した波形周期（第2系列）はフェードインすることを示す。また、各周期の矩形の上側に記載した「S」、「N」、「C」の記号は、その周期でS処理、N処理、C処理を、それぞれ行なうことを示す。第1系列のフェードアウト、第2系列のフェードインによるクロスフェードは、各再生周期の中で終了する。

【0030】412はCRate=2.0の圧縮の場合である。第1周期目は、圧縮のためのC処理、すなわち第1系列で波形周期Aを読み出し、第2系列で波形周期Bを読み出し、これらをクロスフェードして出力波形を生成する処理を行なう。第2周期目は、第1系列で波形周期Cを読み出し、第2系列で波形周期Dを読み出し、これらをクロスフェードして出力波形を生成するC処理を行なう。第3周期目は、第1系列で波形周期Eを読み出し、第2系列で波形周期Fを読み出し、これらをクロスフェードして出力波形を生成するC処理を行なう。クロスフェードする再生周期の時間長さは、第2系列の波形周期が読み出される時間としている。したがって、412の例では、波形周期B、D、Fが所定ピッチで読み出される時間長さが各再生周期の長さになる。各波形周期は同程度の長さになるように設定されているので、以上より、生成出力される波形412の再生時間は、元の波形411の再生時間のほぼ1/CRate、すなわち1/2倍になる。

【0031】なお、上記412の例、および後述の413～416の例では、直前の再生周期で第2系列により読み出されフェードインした波形周期に続く波形周期が、次の再生周期で第1系列により読み出されフェードアウトするようになっている。例えば、412の第1周期目で、第2系列により波形周期Bがフェードインし、次の第2周期目で、それに続く波形周期Cが第1系列によりフェードアウトしている。このようにしないと滑らかな接続ができないからである。

【0032】413はCRate=1.5の圧縮の場合である。第1周期目は、元の再生時間をそのままとする

N処理、すなわち第1系列で波形周期Aを読み出し、第2系列でも同じ波形周期Aを読み出し、これらをクロスフェードして出力波形を生成する処理を行なう。第2周期目は、第1系列で波形周期Bを読み出し、第2系列で波形周期Cを読み出し、これらをクロスフェードして出力波形を生成するC処理を行なう。第3周期目は波形周期Dを用いたN処理、第4周期目は波形周期E、Fを用いたC処理を行なう。以上により、生成出力される波形413の再生時間は、元の波形411の再生時間のほぼ1/CRate、すなわち1/1.5=2/3倍になる。

【0033】414はCRate=1.0の等倍の場合である。第1周期目～第6周期目のそれぞれで波形周期A～Fを用いたN処理を行なう。これにより、生成出力される波形414の再生時間は、元の波形411の再生時間の1/CRate、すなわち1/1=等倍になる。

【0034】415はCRate=0.75の伸張の場合である。第1, 2, 4, 5, 6, 8周期目は、それぞれ、波形周期A, B, C, D, E, Fを用いたN処理を行なう。第3周期目は、伸張のためのS処理、すなわち第1系列で波形周期Cを読み出し、第2系列で波形周期Bを読み出し、これらをクロスフェードして出力波形を生成する処理を行なう。第7周期目は、第1系列で波形周期Fを読み出し、第2系列で波形周期Eを読み出し、これらをクロスフェードして出力波形を生成するS処理を行なう。以上により、生成出力される波形415の再生時間は、元の波形411の再生時間のほぼ1/CRate、すなわち1/0.75=1.5倍になる。

【0035】416はCRate=0.5の伸張の場合である。第1, 3, 5, 7, 9, 11周期目では、それぞれ、波形周期A, B, C, D, E, Fを用いたN処理を行なう。第2, 4, 6, 8, 10, 12周期目では、それぞれ、波形周期BとA, CとB, DとC, EとD, FとE, GとF（GはFの次に続く周期とする）を用いたS処理を行なう。これにより、生成出力される波形416の再生時間は、元の波形411の再生時間の1/CRate、すなわち1/0.5=2倍になる。

【0036】図5は、図4における各再生周期の処理を詳細に説明するための図である。501は、波形メモリに格納されている3周期分の連続する波形周期Z, A, Bを示す。波形周期Z, A, Bの周期長は、それぞれ、TZ, TA, TBとする。いま、第1系列目で読み出される波形周期をAとする。このとき第2系列で読み出す波形周期は、S処理、N処理、およびC処理の各場合で異なる。

【0037】511は1つの再生周期で伸張のためのS処理を行なう場合の例を示す。511に示すように、第1系列で波形周期Aを読み出すとすると、第2系列ではその波形周期Aの1つ前の波形周期Zを読み出すことになる。すなわち、521に示すように、第1系列では矢

印531のように波形周期Aを読み出し、第2系列では矢印532のように波形周期Zを読み出し、クロスフェードする。512は1つの再生周期で再生時間を変えないN処理を行なう場合の例を示す。512に示すように、第1系列で波形周期Aを読み出すとすると、第2系列でも同じ波形周期Aを読み出すことになる。すなわち、522に示すように、第1系列および第2系列ともに矢印541のように波形周期Aを読み出し、クロスフェードする。513は1つの再生周期で圧縮のためのC処理を行なう場合の例を示す。513に示すように、第1系列で波形周期Aを読み出すとすると、第2系列ではその波形周期Aの次の波形周期Bを読み出すことになる。すなわち、523に示すように、第1系列では矢印551のように波形周期Aを読み出し、第2系列では矢印552のように波形周期Bを読み出し、クロスフェードする。

【0038】上述の2つの系列では、所定のサンプリング周波数に基づいて、パラメータで指定されたピッチに応じたFナンバを累算したアドレスで読み出しを行なう。したがって、発生する波形のピッチは指定されたとおりのものとなる。一方、図2と図4で概要を説明したように、周期単位のタイムストレッチ制御処理によりその周期でS処理、N処理、およびC処理の何れかを選択して（選択の仕方は後述する）実行することにより、図4の412～416に例示したように再生時間を伸縮できる。

【0039】図5において、rpは、各再生周期において、第1系列目で読み出す波形周期の先頭アドレスを示す読み出しポインタ（図7で詳述する）である。rp_nowは図5の各処理を行なう再生周期における現rpの値を表し、rp_nextは該再生周期の次の再生周期におけるrpの値を表す。各再生周期の終了時点で第2系列目が読み出しているアドレスが、その次の再生周期における第1系列目の読み出す波形周期の先頭アドレスになるようにしている。これは再生周期が切り替わるところでは、連続する波形周期に移行するようにするためである。例えば、図4の伸縮例412～416の各再生周期が切り替わる部分を参照すると分かるように、周期の切り替わるところでは波形周期がA→B、B→C、…というように連続する波形周期に切り替わるようになっている。図5に示すように、現在の再生周期のrpの値から、次の再生周期のrpの値が求められる。すなわち、S処理の場合は現rpの値がrp_nextとなり、N処理の場合は現rpにTAを加算したrp+TAがrp_nextとなり、C処理の場合は現rpにTA+TBを加算したrp+TA+TBがrp_nextとなる。

【0040】図6は、アタック部およびループ部を有する波形データの例である。波形データ601は、5つの波形周期A～Eからなる。インデックスカウント（Index Count）は波形周期の波形メモリ上の位置

（順番）を示す。サイクルレングス（Cycle Length）は各波形周期の周期長TA～TEを示す。アタック部とループ部との境界が波形周期の切れ目になるようにするものとする。波形データ601では、波形先頭位置からTLpstの位置までの波形周期、すなわち波形周期A、Bが、アタック部である。また、TLpstの位置がループ部のスタートポイントであり、この位置からTLpendの位置までの波形周期、すなわち波形周期C、D、Eが、ループ部である。

【0041】このようなアタック部およびループ部を有する波形データの場合は、602に示すような波形データであるものとして処理する。すなわち、ループ部のエンドポイントまで読み出したら、次には再びループ部のスタートポイントに戻ってループ部読み出しを繰り返す。

【0042】なお、処理の基本が1周期単位であるため、ループ部のスタートポイントおよびエンドポイントは制限が必要である。すなわち、通常の波形メモリ音源のループ部と同じく、ループエンドポイント（波形周期Eの最後アドレス）の補間サンプル値と、ループスタートポイント（波形周期Cの先頭アドレス）の補間サンプル値が同じ値になるように、両ポイントの位置を設定する必要がある。

【0043】次に図3を参照して、波形メモリ読み出し部201の構成および動作（特にTSC制御動作）を詳しく説明する。

【0044】図3において、波形メモリ読み出し部201は、波形メモリ301、演算部302、サイクル内カウンタ303、インデックスカウンタ304、周期長格納レジスタ305、306、累積差分格納レジスタ307、読み出しレジスタ（以下、rpレジスタと呼ぶ）308、ピッチ補間部309、310、乗算器311、312、補正部313、および加算器314を備えている。以下、各構成要素について説明する。

【0045】波形メモリ301は、上述したように、複数の波形周期からなる波形データを記憶するとともに、その波形データの各周期の周期長情報Tを記憶している。波形データは、演算部302からのアドレスで2系列独立に読み出される。周期長情報T（Integer（整数部）+Fraction（小数部）からなる）は、インデックスカウンタ304の値であるインデックスカウントICをアドレスとして読み出される。

【0046】インデックスカウンタ304が保持するインデックスカウントICは、現在読み出している第1系列の波形周期の周期番号である。このインデックスカウントICを読み出しアドレス（相対アドレス）として、波形メモリ301から第1系列の波形周期の周期長情報Tを読み出し、T1レジスタ305に記憶させる。T1レジスタ305は、第1系列で読み出す波形周期の周期長情報Tを記憶する。同時に、T2レジスタ306に、

10

20

30

40

50

第2系列目で読み出されている波形周期の周期長情報Tを記憶する。第1系列の波形周期の周期番号であるインデックスカウンタICと、現在実行しているのがS処理、N処理、C処理の何れであるかに基づいて、T2レジスタ306に記憶すべき周期長情報が、第1系列で読み出す波形周期の前の波形周期の周期長情報か、第1系列で読み出す波形周期の次の波形周期の周期長情報かが、分かる。なお、インデックスカウンタICを相対アドレスにしたのは、複数の複数周期波形データを記憶する場合に対応するためである。すなわち、相対アドレスとしておけば、ベースアドレスを変えることにより、複数組の周期長データから読み出す波形データに対応する組を選択し、インデックスカウンタICに基づいてその中から各周期長データを読み出すことができる。

【0047】演算部302は、波形発生を開始するときインデックスカウンタ304の値を0に初期化する。その後、1周期の再生周期が終わるごとに演算部302からトリガ信号（周期更新情報）が出力され、インデックスカウンタ304はこのトリガ信号を受けて更新される。具体的には、いま終わった周期で行なったのがS処理のときは、いま終わった周期の第1系列で読み出していた波形周期を次の周期の第1系列で読み出すことになるはずだから、インデックスカウンタ304の値はそのままとする。いま終わった周期で行なったのがN処理のときは、いま終わった周期の第1系列で読み出していた波形周期の次の波形周期を次の周期の第1系列で読み出すことになるはずだから、インデックスカウンタ304の値を1カウントアップする。いま終わった周期で行なったのがC処理のときは、いま終わった周期の第1系列で読み出していた波形周期の次の次の波形周期を次の周期の第1系列で読み出すことになるはずだから、インデックスカウンタ304の値を2カウントアップする。

【0048】rpレジスタ308は、図5で簡単に説明したように、波形メモリ301からの波形データの2系列読み出しのうち、第1系列目の読み出しが行なわれている波形周期の先頭アドレスrpを保持するレジスタである。

【0049】サイクル内カウンタ303は、波形発生部111の出力する波形データのサンプリング周期ごとに、再生ピッチ情報Δph（Fナンバ）を累算するカウンタである。サイクル内カウンタ303は、rpポイント308の指す波形データの波形周期の中の、各波形サンプル値を読み出すための位相CC（サイクルカウンタ：整数部+小数部からなる）を発生する。サイクル内カウンタ303で発生したサイクルカウントCCは演算部302に入力する。演算部302は、先頭アドレスrpとサイクルカウントCCとを用いて、第1および第2系列の読み出しアドレスを算出し波形メモリ301に出力する。具体的には、(rp+CC)が第1系列目の読

み出しアドレスとなり、(rp+CC+OFST)が第2系列目の読み出しアドレスとなる。OFSTは、現在の再生周期において実行しているのがS処理であるときは、第1系列で読み出している波形周期の前の波形周期を第2系列で読み出すということであるから、OFST=「第1系列で読み出している波形周期の前の波形周期の周期長」（この値はT2レジスタ306に読み出されている）となる。いま実行しているのがN処理であるときは、第1系列で読み出している波形周期を第2系列でも読み出すということであるから、OFST=0となる。いま実行しているのがC処理であるときは、第1系列で読み出している波形周期の次の波形周期を第2系列で読み出すということであるから、OFST=「第1系列で読み出している波形周期の周期長」（この値はT1レジスタ306に読み出されている）となる。

【0050】また、演算部302は、サイクルカウント（Cycle Count）CCとサイクル長（Cycle Length）CLとを、Cycle Count>Cycle Lengthの条件にて常時比較している。比較に用いるサイクル長CLは、現処理がS処理なら第1系列で読み出している波形周期の前の波形周期の周期長、現処理がN処理なら第1系列で読み出している波形周期の周期長、現処理がC処理なら第1系列で読み出している波形周期の次の波形周期の周期長である。すなわち、サイクル長CLは第2系列で読み出している波形周期の周期長と同じであり、該周期長を基準として現在の再生周期の終わりを判別するようになっている（CCがCLを超えたときが現在の再生周期の終わりである）。現在の再生周期の終わりに至ったとき、演算部302からトリガ信号（周期更新情報）が出力され、インデックスカウンタ304はこのトリガ信号を受けて更新される。すなわち、サイクルカウントCCの累算値は、第2系列目で読み出されている波形周期の周期長情報Tを超えたら（CC-T）の値に戻されるとともに、同タイミングで演算部302は前記トリガ信号を発生する。

【0051】第1系列目の読み出しアドレス(rp+CC)、第2系列目の読み出しアドレス(rp+CC+OFST)とも、ピッチ非同期（すなわち、サンプリング周波数が一定）動作で正確な楽音ピッチを実現するため、アドレス小数部に応じたサンプル間補間をする必要がある。そのため、各系列ごとにピッチ補間部309、310が設けられており、上記第1系列目、第2系列目で異なる小数部に応じて独立に直線補間が行なわれる。

【0052】乗算器311、312、補正部313、および加算器314は、クロスフェード回路を構成している。このクロスフェード回路は、各再生周期で、S処理、N処理、C処理の何れが行なわれるかにかかわらず、第1系列目の読み出し波形データから第2系列目の読み出し波形データへのクロスフェードを実行する。演

算部 302 は、第 2 系列目の重み係数（サイクルカウン
ト値 $CC \div$ サイクルレングス CL ）を発生し、補正部 3
13 は、該係数の補数（ $1 - CC \div CL$ ）を発生する。
クロスフェードは、第 2 系列目で読み出される波形周期
の周期長 $T2$ の時間をかけて行なう。

【0053】 dif レジスタ 307 は、理想ポイント
（仮想アドレス）と実ポイント（実アドレス）との累積
差分を記憶するレジスタである。理想ポイントとは、時
間圧縮情報 $CRate$ にしたがって再生時間の伸縮を行
なったとしたときの読み出しポイントの値に相当する。
ある再生周期の処理が終わった時点で、その周期におけ
る理想ポイントの進み分は、基準となる第 2 系列の周期
長 $T2$ に時間圧縮比 $CRate$ を乗算した値（ $T2 \times C$
 $Rate$ ）となる。一方、ある再生周期の処理が終わっ
た時点で、その周期における実アドレスの進み分（すな
わち rp レジスタの進み分）は、いま終わったのが S 処
理なら 0、 N 処理なら $T1$ 、 C 処理なら $T1 + T2$ とな
る。この「実アドレスの進み分」は、再生周期の終わりの
時点における第 2 系列目の読み出しアドレスと rp と
の差分である。なぜなら、該第 2 系列目のアドレスが、
次の再生周期における rp となるからである。当該再生
周期における「理想ポイント（仮想アドレス）の進み
分」と「実アドレスの進み分」との差分を Δdif とす
ると、いま終わった処理が S 処理か、 N 処理か、 C 処
理かの別で、以下のように Δdif が演算部 302 によっ
て算出される。

- ・ S 処理のとき … $\Delta dif = (T2 \times CRate)$
- ・ N 処理のとき … $\Delta dif = (T2 \times CRate)$
− $T1$
- ・ C 処理のとき … $\Delta dif = (T2 \times CRate)$
− $(T1 + T2)$

演算部 302 では、このように算出した Δdif を現 d
 if に加算して、いま終わった再生周期の終了時点（す
なわち、次の再生周期の先頭）における dif を求め
る。

【0054】 さらに、演算部 302 では、上記のように
再生周期の終了時に算出された累積差分 dif に基づい
て、次の再生周期で S 処理、 N 処理、 C 処理のどれを行
なうかを決定する。具体的には、以下の条件（1）

（2）に基づいて決定する。なお、累積差分 dif に基
づく次の再生周期の処理判定時には、次の再生周期で第
1 系列の波形周期長を、前もってレジスタ $T1$ に読み出
しておく。このとき、レジスタ $T2$ には直前の再生周期
における記憶値がそのまま保持されている。

【0055】（1） $dif \geq 0$ （ dif が正值）なら
ば、 $T1$ （次の再生周期で第 1 系列において読み出され
る波形周期の周期長）と dif とを比較し、 $(1 - 1) |$
 $dif| / T1 \geq 0.5$ （言い替えると、周期長 $T1$
の半分よりも累積差分 dif が大きいとき）なら、 C 処
理とし、 $(1 - 2)$ そうでないなら（言い替えると、周

期長 $T1$ の半分よりも累積差分 dif が大きくないとき）、 N 処理とする。

（2） $dif < 0$ （ dif が負値）ならば、 $T2$ （いま
終了した再生周期で第 2 系列において読み出されていた
波形周期の周期長）と dif とを比較し、 $(2 - 1) |$
 $dif| / T2 \geq 0.5$ （言い替えると、周期長 $T2$ の
半分よりも累積差分 dif が大きいとき）なら、 S 処理
とし、 $(2 - 2)$ そうでないなら（言い替えると、周期
長 $T2$ の半分よりも累積差分 dif が大きくないとき）、 N 処理とする。

【0056】 上記の条件（1）は、要するに、所望の再
生時間にするために現時点で読んでいるべき理想的な位
置に対し、実際に読んでいる位置が遅れているので、そ
の遅れ量が前記周期長 $T1$ の半分より大きいなら圧縮を
行なうということである。また、上記の条件（2）は、
要するに、所望の再生時間にするために現時点で読んで
いるべき理想的な位置に対し、実際に読んでいる位置が
進みすぎているので、その進み過ぎている量が前記周期
長 $T2$ の半分より大きいなら伸張を行なうということであ
る。

【0057】 図 7 は、上記の演算部 302 の処理内容を
 S 処理、 N 処理、 C 処理別にまとめた表 702 を示す。
701 は、波形メモリに格納されている 3 周期分の連続
する波形周期 Z 、 A 、 B を示し、いま第 1 系列目で読み
出される波形周期を A とする。波形周期 Z 、 A 、 B の周
期長は、それぞれ、 T_{before} 、 T_{now} 、 T_{next} とする。
このとき第 2 系列で読み出す波形周期は、現再生周期の
処理が S 処理なら Z 、 N 処理なら A 、 C 処理なら B であ
る。 rp_{now} は、現再生周期における rp レジスタの値
である。現再生周期において適用されるサイクルレング
ス CL を「適用される $Cycle\ Length$ 」の欄
に示す。現再生周期において適用される第 2 系列の OF
 ST を「2 系列目の $OFST$ 」の欄に示す。第 1 系列で
（ rp ）を先頭アドレスとする波形周期が読み出され、
第 2 系列で（ $rp + OFST$ ）を先頭アドレスとする波
形周期の読み出しが行なわれる。「 rp の更新」の欄
は、現再生周期の処理が終わった時点で、 rp の値は第
2 系列の波形周期の読み出しを継続する読み出しアドレ
スに更新され、次の再生周期において第 1 系列で読み出
す波形周期の先頭アドレスとなることを示している。

「 dif の更新」の欄は、現再生周期の処理が終わった
時点の dif の値を示している。この dif は、演算部
302 が、次の再生周期において、 S 処理、 N 処理、 C
処理の何れを行なうかを決定するのに使用される。「 I
 $ndex\ Counter$ の更新」の欄は、インデック
スカウンタが第 2 系列で読み出される波形周期の次の波
形周期の周期番号に更新されることを示している。これ
は、次の再生周期において第 1 系列で読み出す波形周期
の周期番号である。適用されるサイクルレングス CL
は、第 2 系列で読み出している波形周期の周期長情報 T

10

20

30

40

50

2の値となっており、その再生周期においてサイクルレングスCLの時間にわたりクロスフェードが実行される。

【0058】図8は、上述の演算部302によるS処理、N処理、およびC処理の選択決定の仕方を示す説明図である。801の各矩形は波形周期を示す。図8の横軸方向は、「時間」ではなく「アドレス」である。

(a)は第1系列の読み出し、(b)は第2系列の読み出しを示す。

【0059】831が前回の理想ポインタ（仮想アドレス）の位置であり、811が実ポインタ（rプレジスタ）の位置とする。このとき、difは矢印821に示すdif_oldになるから、上記の条件（2-1）が成立し、次の周期ではS処理を行なうと決定する。このS処理では、第1系列はフェードアウトする波形を示す3角形801のように読み出しを行ない、第2系列はフェードインする波形を示す3角形804のように読み出しを行なう。

【0060】832が前回の理想ポインタの位置であり、812が実ポインタの位置とする。このとき、difは矢印822に示すdif_oldになるから、上記の条件（2-2）が成立し、次の周期ではN処理を行なうと決定する。このN処理では、第1系列はフェードアウトする波形を示す3角形802のように読み出しを行ない、第2系列はフェードインする波形を示す3角形804のように読み出しを行なう。

【0061】833が前回の理想ポインタの位置であり、813が実ポインタの位置とする。このとき、difは矢印823に示すdif_oldになるから、上記の条件（1-1）が成立し、次の周期ではC処理を行なうと決定する。このC処理では、第1系列はフェードアウトする波形を示す3角形803のように読み出しを行ない、第2系列はフェードインする波形を示す3角形804のように読み出しを行なう。

【0062】さらに、前再生周期における理想ポインタ（仮想アドレス）の位置851から矢印852だけ仮想アドレスが進んだとすると、difは矢印853に示すようになるので、条件（2-1）が成立しS処理を選択決定する。前再生周期における理想ポインタの位置851から矢印854だけ仮想アドレスが進んだとすると、difは矢印855に示すようになるので、条件（2-2）が成立しN処理を選択決定する。前再生周期における理想ポインタの位置851から矢印856だけ仮想アドレスが進んだとすると、difは矢印857に示すようになるので、条件（1-1）が成立しC処理を選択決定する。

【0063】図8では、連続した波形の周期を一つ戻す処理（S処理）、そのまま進む処理（N処理）、一つ飛び越して先に進む処理（C処理）の3つの処理から1つを選択するようになっていた。しかしながら、2つ以上

前に戻ったり、2つ以上先に飛び越すことができるようにしてもよい。図9は、前に2つ飛び越して進む場合を示している。

【0064】以下、図9の説明をする。この例では、直前の再生周期の終わり時点における理想ポインタの位置が、次の再生周期において第2系列の読み出す波形周期を決定する。具体的には、理想ポインタの位置に最も近いスタートポイントを持つ波形周期が、次の再生周期において第2系列で読み出す波形周期として選択される。

【0065】例えば、図9のように、前々回の再生周期において、理想ポインタ（仮想アドレス）が902の位置にあったとすると、その位置は領域905の範囲内であり、前回の再生周期では第2系列でフェードインする波形909が読み出されていた。そのため、現再生周期では、rpは907の位置にあり、第1系列ではフェードアウトする波形910が読み出される。

【0066】一方、前回の再生周期において、理想ポインタはT2_old×CRateだけ進み、904の位置に来ている。このとき、difは矢印912の示すdif_oldであり、理想ポインタが領域906の範囲内にあるため、現再生周期では第2系列でフェードインする波形911が読み出される。

【0067】結局、現再生周期において、第1系列の波形910と第2系列の波形911によるクロスフェードが行なわれ、その再生周期で907の位置にあった読み出しポインタrpは2周期分飛び越した位置908のrp_nextまで進行する。

【0068】各再生周期において仮想アドレスの進む量は、CRateの設定により図9の例より大きくも小さくもでき、また、値を負にすれば逆方向に進行させることもできる。上記例の方法にしたがえば、その進行する仮想アドレスに応じて、各再生周期で第2系列において読み出す波形周期を正方向あるいは逆方向に自由にジャンプさせることができる。

【0069】図10は、CRate=1.5のとき（図4の413の例）の制御例を示す。1001は第1系列の読み出しアドレスの進み方を示す。横軸が時間であり、再生周期ごとにN処理、C処理、N処理、C処理という順で処理する。縦軸は読み出しアドレスを示す。6つの波形周期A～Fのどの辺りをポイントするかが分かるように縦軸に並べて波形データを示す線分1005においてある。1002は第2系列の読み出しアドレスの進み方を示す。1003は読み出しポインタrpの値の変化を示し、1004はサイクルカウントCCの値の変化を示す。サイクルカウントCCは、各再生周期ごとに、累算により徐々に増加していくように変化する。rpは上述したようにA、B、D、Eをポイントするように進む。rpとCCとを加算して第1系列のアドレスが1001に示すように生成される。第2系列のアドレスは、1002に示すようにA、C、D、Fを読み出すよ

うに進む。このようなアドレスでそれぞれ読み出された波形がクロスフェードされる。これにより、4周期分の再生時間で、指定されたピッチで、楽音波形が出力される。

【0070】図11は等倍(CR=1.0)のときの例、図12は伸張(CR=0.75)のときの例を示す。

【0071】図13(a)および(b)は、TSC制御でピッチ一定で再生時間のみを圧縮伸張した場合の時間とアドレスの時間変化を示す。点線1301~1304は、指定した再生時間でアドレスが進むと仮定したときのアドレス、すなわち理想ポインタ(仮想アドレス)の進み方を示す。これに対し、実線1311~1324は、実ポインタの進み方を示す。平行な2本の点線で挟まれた範囲はクロスフェードする範囲である。

【0072】本発明は、以下のように応用することができる。ビブラート、トレモロ等の奏法により演奏された楽器音を、その変調周期の長さ分録音しておく。発音指示に応じて、録音された変調波形データをループ読み出す。その際、実読み出しポインタは指示された楽音ピッチに応じた速度で進め、仮想読み出しポインタは元の変調周期と指示された変調周期との比に基づく速度で進めれば、1つの変調波形データから、任意のピッチ、任意の変調周期を有する楽音を生成することができる。

【0073】ギター等のピッチベンド奏法に基づく波形を1つ録音する。録音されたベンド波形データの読み出し時、所望のピッチに応じて実読み出しポインタの速度を、所望のベンド速度で仮想読み出しポインタの速度を、それぞれ制御すれば、1つのベンド波形データから、任意のピッチで任意のベンド速度のベンド波形が再生される。

【0074】録音された発音開始から終了の波形データの、立ち上がり部の長さ、立ち下がり部の長さを、それぞれ独立に、しかも再生ピッチに関係なく、制御できる。図16の1601は、立ち上がり部や立ち下がり部のみの再生時間を伸縮するために用いるパラメータの変化の一例を示す。

【0075】仮想読み出しポインタの変化をノイズ、カオス波形などの揺らぎ波形により制御すれば、PCM音源の波形音色に変化を付けられる。図16の1602は、時間的に伸縮比を揺らかせて、音色変化を得る例である。

【0076】特に、揺らぎ波形により波形データのループ部の単調性を回避できる。そのためには、複数周期の*

- ・ $dif \geq 0.5$ (周期の半分より差が大きい) C処理
- ・ $dif \leq -0.5$ (周期の半分より差が大きい) S処理
- その他 (周期の半分より差が小さい) N処理

Δdif 演算

・ S処理 $\Delta dif = CR$

・ N処理 $\Delta dif = CR - 1$

* ループ波形を用意しておく必要がある。まず管楽器、ギター等におけるスラー演奏の波形を録音しておく。スラー波形データの再生時、前の音高から次の音高に移動する長さ(スラー時間)を、楽音ピッチに関係なく自由に制御することができる。

【0077】弦楽器、管楽器などの前打音を伴う演奏音の波形を録音しておく。前打音付き波形データの再生時、前打音の時間長を楽音ピッチに関係なく制御できる。PCM音源において、1つの複数周期波形データを再生ピッチに応じて読み出しても、波形の再生時間を一定にすることができる。または、再生ピッチと独立に再生時間を制御できる。PCM音源において、1つの複数周期波形データから、再生時間の異なる複数の音色波形を作成できる。PCM音源において、1つの複数周期波形データの再生時間長を、指定された音符長に揃えることができる。ループ読出による再生時間長では、ループ部で音色が単調になるが、本発明の方法ではその間も徐々に音色を変化させられるので、その単調性を回避できる。このほかにも広く応用できる。

【0078】なお、リサンプリング技術を使用して、予め、複数周期波形の各周期の長さを所定長に加工して波形メモリに書き込むようにしても良い。上記実施の形態では「N処理(ノーマル処理)」の場合にもクロスフェードを行なっているが、N処理の場合にはクロスフェードの必要が無いことは自明であるので、そのように作り変えても良い。

【0079】実施例では1つの波形周期に1周期の波形データを記憶する、としたが、1つの波形周期の中に複数周期の波形データが入るようにしても良い。さらに、各波形周期毎に、異なる周期数の波形データが入るようになっていても良い。要は、波形周期の切れ目同士が互いに滑らかにつながるようになっていれば良い。

【0080】上記実施の形態では、1再生周期ごとに仮想アドレスと実アドレスによる進行制御を行なっていたが、該進行制御をもっと短い周期、あるいは長い周期で行なうようにしても良い。さらに、1波形の再生の途中において、比較制御を行う周期を変更するようにしても良い。

【0081】上記実施の形態では、累積差分difを波形メモリのアドレスと同じ単位上で扱っていたが、波形周期を単位とするように変更することもできる。その場合の条件式は、次のようになる。

$$dif = dif + \Delta dif$$

S処理、N処理、C処理の選択

$$\Delta dif = CR - 2$$

【0082】図17は、本発明の他の実施の形態を示す。この波形発生部1701は、波形メモリ1711、

波形周期情報メモリ1712、実読み出しアドレスカウンタ1713、仮想読み出しアドレスカウンタ1714、制御回路1715、補間部1716、1717、およびクロスフェード合成部1718を備えている。

【0083】この波形発生部1701の基本的な動作は、上述の波形発生部111と同様である。上記実施の形態の波形発生部111では仮想アドレスを逐次進める代わりに、 Δdif を累算していき、直接、 dif を求めていた。この波形発生部1701では、仮想読み出しアドレスカウンタ1714で仮想アドレスを求め、制御回路1715で実アドレスと仮想アドレスのずれ分を算出する点異なる。

【0084】なお、上記の発明の実施の形態では、各波形周期のスタート位置が1種類の位相値（振幅値と傾き）で同位相となるようにしているが、これに限らず、2種類（あるいはそれ以上）の位相値で同位相となるポイントで区切ってもよい。この場合、再生周期の終了時点で、何れかの位相値のポイントで次の波形周期につなげていけばよい。

【0085】

【発明の効果】以上説明したように、この発明によれば、波形メモリ読み出し方式の音源において、読み出す波形データの時間軸上の圧縮伸張を行なうことができる。とともに、1つの楽音波形の再生途中においても、ダイナミックに変化する時間軸上の圧縮率および伸張率にリアルタイムにตอบสนองして、波形データの時間軸上の圧縮伸張を行なうことができる。また、互いに1周期の長さの異なる2つの波形をなめらかにクロスフェードすることができる。

【図面の簡単な説明】

【図1】 本発明に係る波形再生装置および波形データのクロスフェード方法を適用した電子楽器の全体構成図

【図2】 波形発生部の詳細図

【図3】 波形メモリ読み出し部の詳細図

10

20

30

* 【図4】 TSC制御の基本概念を説明するための図

【図5】 第1系列目で読み出す波形周期と第2系列目で読み出す波形周期のクロスフェードの様子を示す図

【図6】 アタック部およびループ部を有する波形データの例を示す図

【図7】 演算部の処理内容をS処理、N処理、C処理別にまとめた図

【図8】 S処理、N処理、およびC処理の選択決定の仕方を示す説明図

【図9】 図8をさらに一般化した図

【図10】 $CRate = 1.5$ のときの制御例を示す図

【図11】 $CRate = 1$ のときの制御例を示す図

【図12】 $CRate = 0.75$ のときの制御例を示す図

【図13】 TSC制御でピッチ一定で再生時間のみを圧縮伸張した場合の時間とアドレスの時間変化を示す図

【図14】 波形伸縮の様子を示す図

【図15】 波形伸縮の様子を示す図

【図16】 伸縮比の変化例を示す図

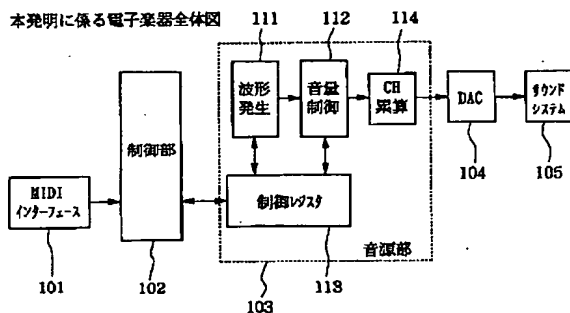
【図17】 本発明の他の実施の形態を示す図

【符号の説明】

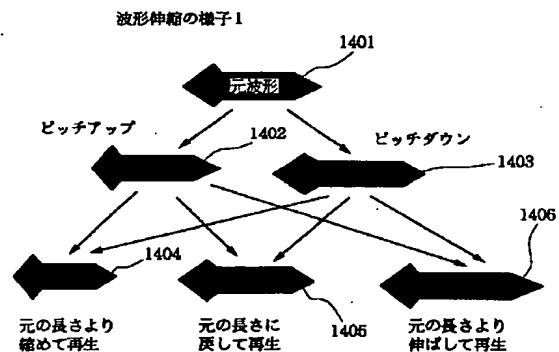
101…MIDIインターフェース、102…制御部、103…音源部、104…デジタル・アナログ変換器（DAC）、105…サウンドシステム111…波形発生部、112…音量制御部、113…制御レジスタ、114…チャンネル累算部、301…波形メモリ、302…演算部、303…サイクル内カウンタ、304…インデックスカウンタ、305、306…周期長格納レジスタ、307…累積差分格納レジスタ、308…読み出しレジスタ（rレジスタ）、309、310…ピッチ補間部、311、312…乗算器、313…補正部、314…加算器。

*

【図1】

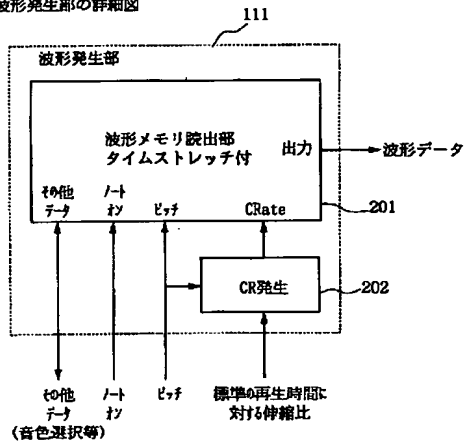


【図14】



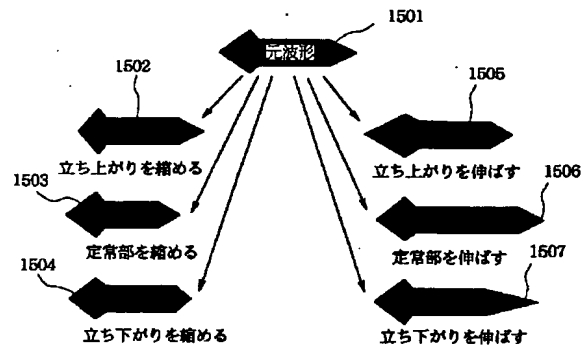
【図2】

波形発生部の詳細図

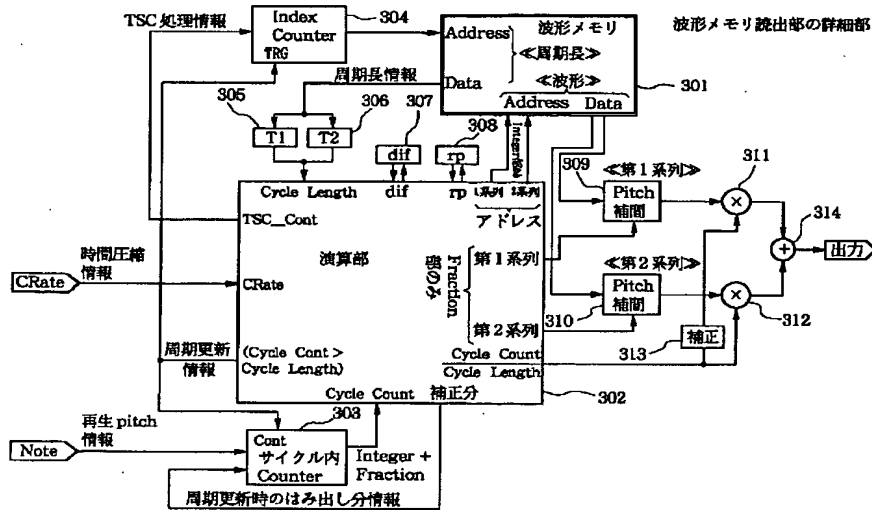


【図15】

波形伸張の様子2



【図3】



基本観図

Figure 1 is a diagram illustrating the basic observation of wave data over 12 periods. The diagram is organized into rows corresponding to different CRate values (2.0, 1.5, 1.0, 0.75, 0.5) and columns corresponding to wave data (A, B, C, D, E, F). The top row is labeled '1 周期' (1 period) and shows the wave data for the first period. The subsequent rows show the wave data for the second, third, fourth, fifth, and sixth periods, with the wave data being repeated for each period. The CRate values are indicated on the left side of the diagram, and the wave data is indicated by the letters A, B, C, D, E, and F. The diagram also includes a label 'CRate' and a value '2.0' for the first row, and '1.5', '1.0', '0.75', and '0.5' for the subsequent rows. The wave data is shown as a series of boxes, each containing a letter (A, B, C, D, E, F) and a number (1, 2, 3, 4, 5, 6) indicating the period. The boxes are arranged in a grid, with the letters and numbers indicating the wave data for each period. The diagram shows that the wave data is repeated for each period, and the CRate values are constant for each row. The diagram also shows that the wave data is repeated for each period, and the CRate values are constant for each row.

基本3処理の詳細説明図

Figure 1 illustrates the basic 3 processing in three stages: 1.S processing, 2.N processing, and 3.C processing. The diagram shows the progression of time intervals T_A and T_B across different states (Z, A, B) and the corresponding processing steps.

1.S 処理 (1 series / 2 series): The initial state is Z (1 series) and A (2 series). The time interval T_A is shown. The processing step is labeled 511.

2.N 処理 (1 series / 2 series): The state is A (1 series) and A (2 series). The time interval T_A is shown. The processing step is labeled 512.

3.C 処理 (1 series / 2 series): The state is A (1 series) and B (2 series). The time interval T_B is shown. The processing step is labeled 513.

The diagram also includes a timeline at the top showing the sequence of states Z, A, and B, and a vertical axis on the right showing the progression of time intervals T_A and T_B .

伸縮比の変化例

1601

伸縮比

立上り短縮

立下り短縮

立上り伸張

立下り伸張

アドレス

サンプル

1602

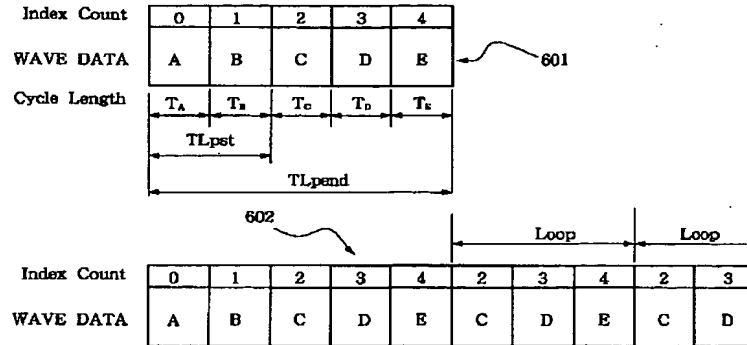
伸縮比

揺らぎの例

時間

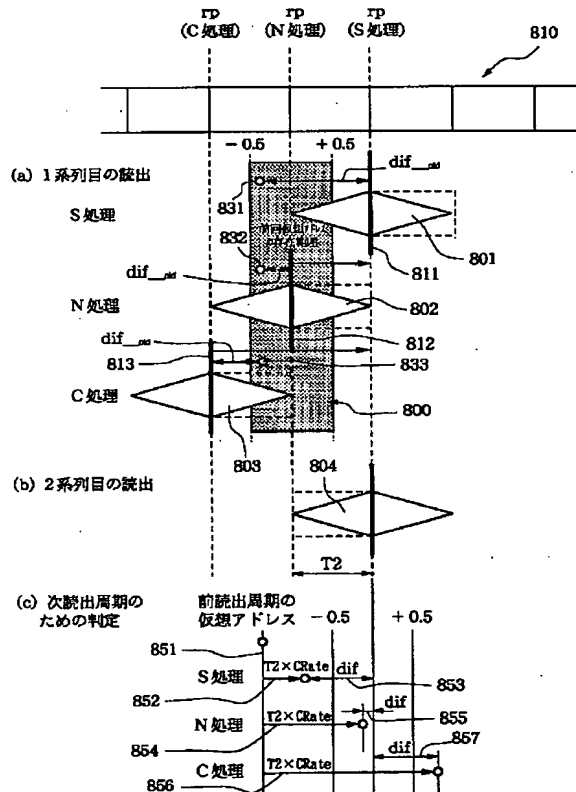
【図6】

ループ処理説明図



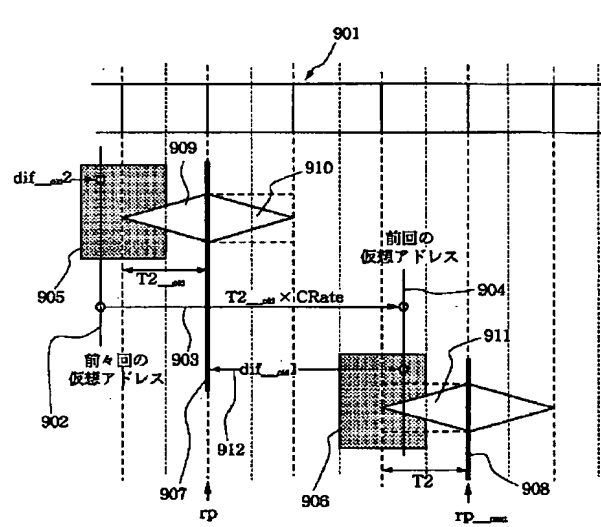
【図8】

1周期毎の処理説明図

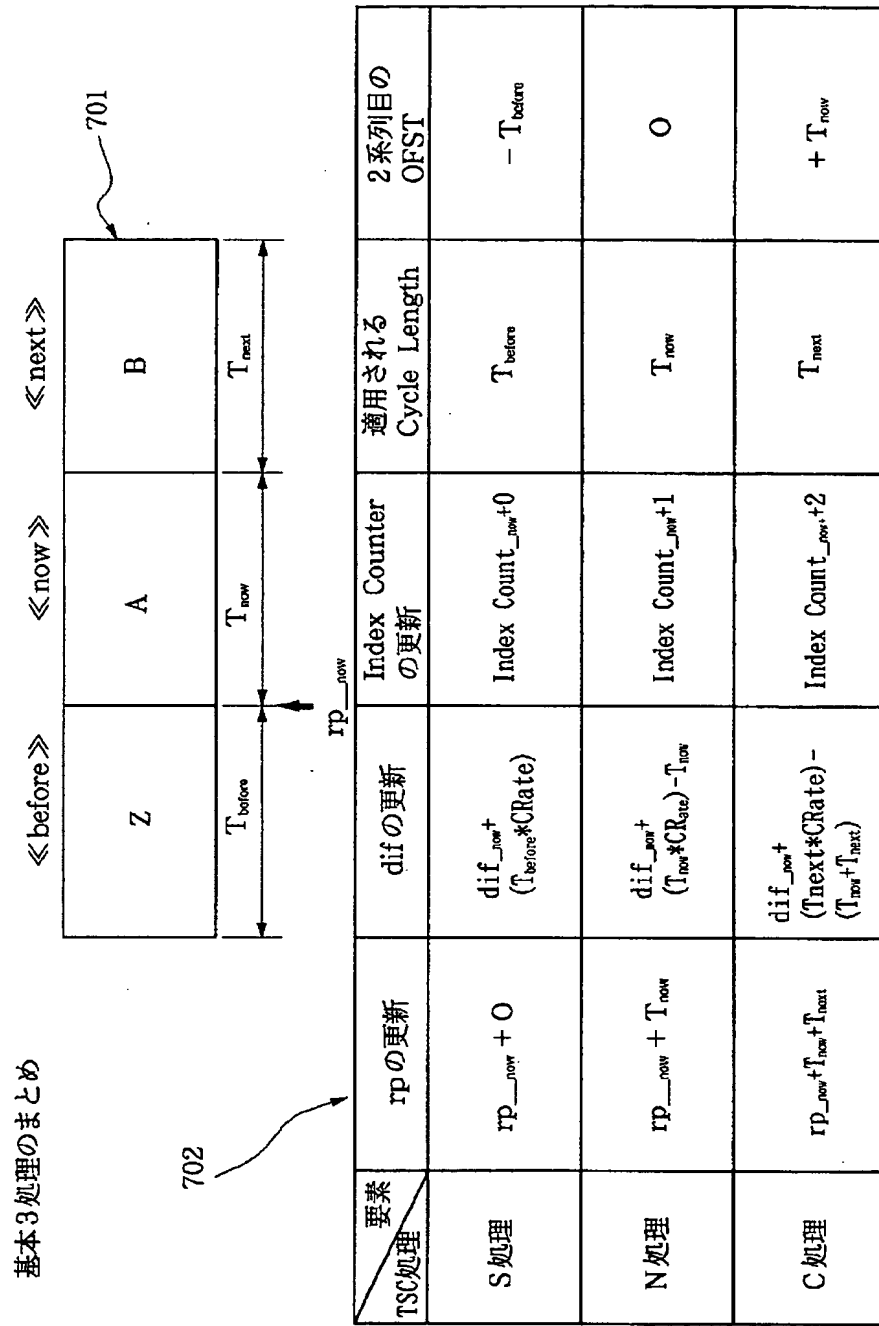


【図9】

1周期毎の処理を一般化した説明図

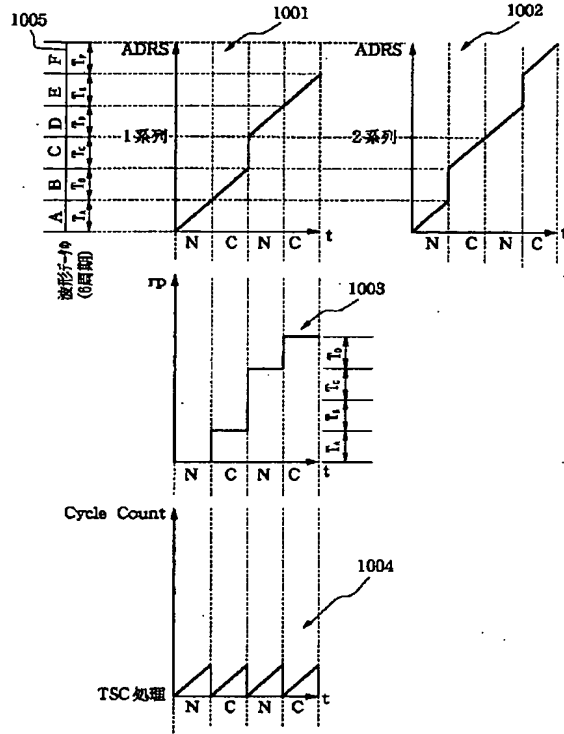


【図7】



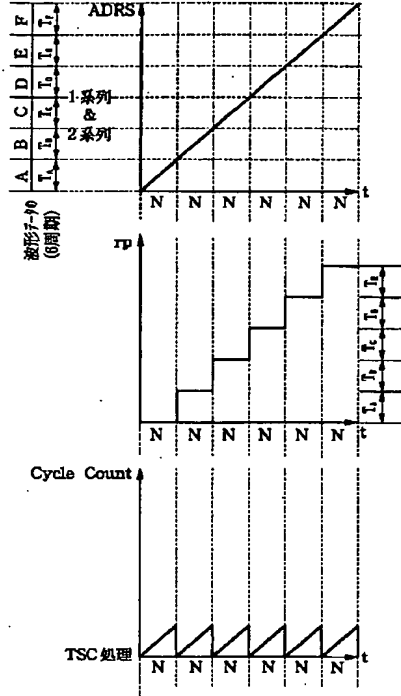
【図10】

CRate = 1.5 (6周期データを2/3の時間に圧縮) のときの制御例



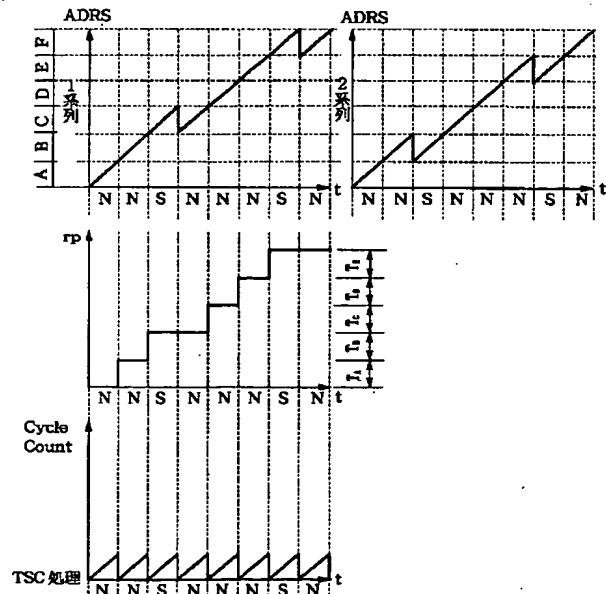
【図11】

CRate = 1.0 (6周期データを等倍時間で再生) のときの制御例



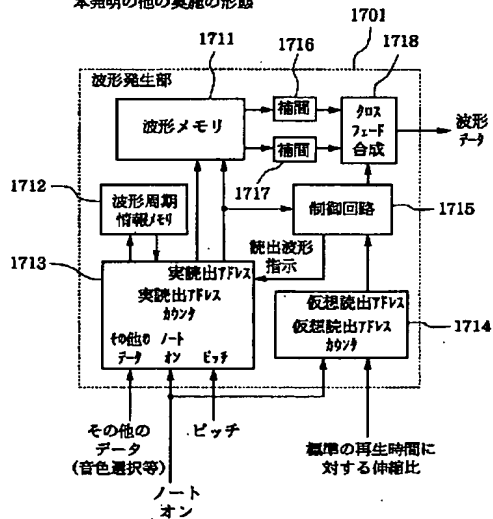
【図12】

CRate = 0.75 (6周期データを4/3の時間に伸長) のときの制御例



【図17】

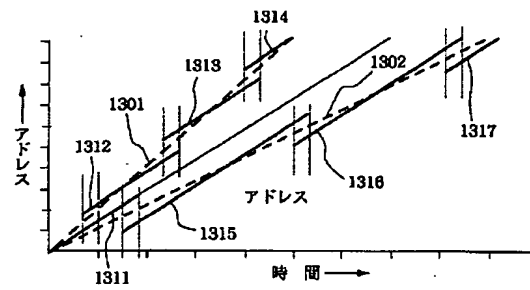
本発明の他の実施の形態



【図13】

タイムストレッチ制御の例

(a) ピッチ一定で、再生時間のみを圧縮、伸張する例



(b) ピッチ一定で、再生時間のみを圧縮、伸張する例

